

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-339056

(P2001-339056A)

(43) 公開日 平成13年12月7日 (2001. 12. 7)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 1 L 27/146

H 0 1 L 27/14

A 4 M 1 1 8

27/148

B

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願2000-156777(P2000-156777)

(71) 出願人 000001007

(22) 出願日 平成12年5月26日(2000. 5. 26)

キヤノン株式会社  
東京都大田区下丸子3丁目30番2号

(72) 発明者 渡邊 高典  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 光地 哲伸  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100065385  
弁理士 山下 穂平

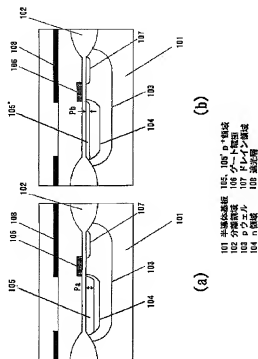
Fターム(参考) 4M118 AA05 AB01 BA10 BA14 CA04  
CA18 CA27 EA01 EA15 FA06  
FA28 FA33 GC08 GC20

## (54) 【発明の名称】 固体撮像装置

## (57) 【要約】

【課題】 不要光に対する感度を色ごとに低減し、異なる色間のクロストークを低減し、色再現性が良く、高精細、安価でゴーストなどの少ない固体撮像素子を提供する。

【解決手段】 本発明の固体撮像装置においては、P<sup>+</sup>領域105、105'の深さP<sub>a</sub>、P<sub>b</sub>が異なっている。このため相対的に表面に近いところでホール電子ペアを発生する波長の短い光では、P<sup>+</sup>領域105が深い場合、発生した電子はN領域104に到達する確率が減少する。いいかえると、図1(a)ではB光の感度が減少する。よって、不要な色の光に対する感度を下げることができる。本実施形態においては、R、G、Bの色毎にすべてP<sup>+</sup>領域の深さを変えても良いし、R、Gを深く、Bを浅くしたり、Rを深く、G、Bを浅くするなど2種類でP<sup>+</sup>領域の深さを変えてもよい。



(2)

1

## 【特許請求の範囲】

【請求項1】 第一の導電型の半導体基板上に第二の導電型のウェルおよび前記第二の導電型のウェル内に形成された第一の導電型の不純物領域および前記第一の導電型の不純物領域表面に形成された第二の導電型の濃い不純物領域によって形成されたフォトダイオードを含む画素が水平および垂直方向に複数個配列されてなる固体撮像装置において、

前記第二の導電型の濃い不純物領域の形成されている深さが、前記画素に入射する光の波長領域ごとに異なることを特徴とする固体撮像装置。

【請求項2】 前記第一の導電型の不純物領域の深さが画素に入射する光の波長領域ごとに異なることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記第一の導電型の不純物領域の空乏化電圧は画素によらず実質的に同等であることを特徴とする請求項2記載の固体撮像装置。

【請求項4】 前記第二の導電型のウェルの形成されている深さが、画素に入射する光の波長領域ごとに異なることを特徴とする請求項1記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、固体撮像装置に関し、特に、異なる色間のクロストークを低減し、色再現性が良く、高精細、安価でゴーストなどの少ない固体撮像素子に関する。

【0002】

【従来の技術】近年、パーソナルコンピュータ（PC）やインターネットの普及に伴い、デジタルカメラの需要が大きく増えてきている。

【0003】それに伴い、CCDセンサやCMOSセンサなどの固体撮像素子を用いたデジタルカメラにおいては、多画素、高精細化が行われ、携帯性の向上、低コスト化を実現するために、小型化が行われている。

【0004】そのため、1枚の撮像エリア内にR、G、Bの3色の画素をもち、それぞれの画素にはオンチップカラーフィルターを通った光が入射される方式が広く使われている。又、更なる小型化のために、固体撮像素子の画素ピッチはさらに小さいものが要求されているが、画素ピッチが小さくなると、隣接画素間のクロストークを抑制する必要がある。

【0005】図6は、R、G、B色のフィルターを用いた従来の固体撮像素子の断面図である。

【0006】601は半導体基板であり、画素領域R（602）、G（図示せず）、B（603）と駆動回路604をもつ。オンチップカラーフィルター（605）、G（図示せず）、B（606）によって、波長を選択された光が画素領域に入射される。しかしながら、本来、光線607が入射される画素にもカメラ内の部材による反射・散乱などによる不要光線608が入射され

2

る場合があり、色再現性の低下や解像度の劣化を引き起こす。

【0007】具体的な従来の画素の構造としては、特公平08-288493号公報に開示されているように、色毎に画素領域の形状を異ならせることによって、画素毎に感度を異ならせ、白キズを低減を図っているものである。また、その実現手段としてセンサ部のN層の形成条件を画素ごとに異ならせるようにしている。

【0008】

【発明が解決しようとする課題】しかしながら、従来の画素構造では、不要光に対する感度を色ごとに低減させてはいない。

【0009】そこで、本発明は、不要光に対する感度を色ごとに低減し、異なる色間のクロストークを低減し、色再現性が良く、高精細、安価でゴーストなどの少ない撮像素子を提供することを課題としている。

【0010】

【課題を解決するための手段】上記の課題を解決するための本発明は、第一の導電型の半導体基板上に第二の導電型のウェルおよび前記第二の導電型のウェル内に形成された第一の導電型の不純物領域および前記第一の導電型の不純物領域表面に形成された第二の導電型の濃い不純物領域によって形成されたフォトダイオードを含む画素が水平および垂直方向に複数個配列されてなる固体撮像装置において、前記第二の導電型の濃い不純物領域の形成されている深さを、前記画素に入射する光の波長領域ごとに異ならせている。

【0011】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について説明する。

【0012】（第一の実施形態）図1（a）および図1（b）を参照して、第1の実施形態について説明する。図1（a）は例えばR画素の構造であり、図1（b）は例えばB画素の構造である。101は第一の導電型の半導体基板（以下、半導体基板）であり、102は分離領域、103は第二の導電型のウェルであり本実施形態ではpウェル、104は第一の導電型の不純物領域（以下、n領域）、105、105'は第二の導電型の濃い不純物領域（以下、P<sup>+</sup>領域）、106はゲート電極、107はドレイン領域、108は遮光層である。n領域104およびpウェル103、P<sup>+</sup>領域（105、105'）によってフォトダイオードが形成されている。

【0013】各画素に入射した光は、遮光層108の開口部を通過してフォトダイオードに入射される。この入射した光が、あらかじめ所定のバイアスを印加することによって空乏化されたn領域104付近でホール電子ペアを発生し、電子がn領域104に蓄積される。後にゲート電極106をONすることで電子はドレイン107に読み出され、図には省略されているが配線を通じて出力される。本実施形態では図1（a）の画素と図1

(3)

(b)の画素でP\*領域105、105'の深さが異なっている(図中Pa、Pb)。

【0014】このため相対的に表面に近いところでホール電子ペアを発生する波長の短い光では、P\*領域105が深い場合、発生した電子はN領域104に到達する確率が減少する。言い換えると、図1(a)ではB光の感度が減少する。よって、不要な色の光に対する感度を下げることができる。

【0015】本実施形態においては、R、G、Bの色毎にすべてP\*領域の深さを変えても良いし、R、Gを深く、Bを浅くしたり、Rを深く、G、Bを浅くするなど2種類でP\*領域の深さを変えてもよい。

【0016】このようにして、色毎に画素の光電変換率に波長選択性を持たせ、不要光の感度を下げようとしている。

【0017】また、Pa、Pbを所望の値とするには、プロセス条件を変えてもよい。すなわち、たとえば、P+領域のイオン注入の加速電圧を変えてもよい。又、イオン種を変えてもよい。又、熱履歴を変えてもよい。又、イオン注入量を変えてもよい。又、イオン注入前のパルファ酸化膜厚を変えてもよい。

【0018】(第二の実施形態)図2は、第二の実施形態の固体撮像素子の断面図である。この第二の実施形態の固体撮像素子は、第一の実施形態の固体撮像素子にオンチップカラーフィルターを付加したものである。201は半導体基板であり、画素領域R(202)、G(図示せず)、B(203)と駆動回路204をもつ。また、オンチップカラーフィルター(205)、G、B(206)によって、波長を選択された光が画素領域に入射される。

【0019】光線207が入射される画素にも、散乱などの影響で不要光線208が入射される場合があるが、不要な光線208に対して、画素202の光電変換率を小さくして、不要光による色再現性の劣化や画質の低下を防ぐことができる。

【0020】なお、カラーフィルターはオンチップ構成に限定されず、半導体基板とは分離させたガラス上の色フィルターでも構わない。この場合、斜め入射光による混色は、色フィルターと半導体基板の距離が長いほど抑制される。

【0021】(第三の実施形態)第二の実施形態では一つの撮像素域内にR、G、Bの画素を配列している場合について述べたが、第三の実施形態においては、複数の撮像素域を設けている。

【0022】図3は複数の撮像素域を設けた第三の実施形態の固体撮像素子の断面図である。301は半導体基板であり、撮像素域R(302)、撮像素域B(303)、撮像素域G(図示せず)が形成されている。それぞれの撮像素域は画素を水平、垂直方向に複数個配列して構成されている。また、駆動回路304が同一チップ

4

上に形成されている。この実施形態ではオンチップもしくは別の基板上に設けられたカラーフィルターR(305)、B(306)、G(図示せず)を介してそれぞれの撮像素域に画像が結像される。

【0023】この場合にも光学部材による散乱や反射の影響でBフィルターを通った不要光307が撮像素域R(302)に入射されることがあるが、この場合にも、不要な光307の感度を下げることが可能であり、コントラストの向上、色再現性の向上を図ることが可能である。

【0024】また、それぞれの撮像素域を同一チップ上に作り込むことで、実装が簡略化されるが、それぞれ別の半導体基板上に形成した撮像素域を組み合わせて一つのカラー撮像素子を構成してもよい。

【0025】(第四の実施形態)第一の実施形態では、P\*領域の深さが画素の色毎に異なる例について示したが、第四の実施形態においては、N領域の深さも画素の色毎に異ならせている。すなわち、第四の実施形態においては、P\*領域およびN領域の深さが画素により異なるのである。

【0026】図4(a)は第四の実施形態の例えばR画素の構造であり、図4(b)は例えばB画素の構造である。401は半導体基板であり、402は分離領域、403はpウェル、404、404'はn領域、405、405'はP\*領域、406はゲート電極、407はドレイン領域、408は遮光層である。n領域404、404'および、隣接するpウェル403、P\*領域(405、105')によってフォトダイオードが形成されている。各画素に入射した光は、遮光層408の開口部30を通じてフォトダイオードに入射される。この入射した光が、あらかじめ所定のバイアスを印加することによって空乏化されたN領域404、404'付近でホール電子ペアを発生し電子がN領域404、404'に蓄積される。後にゲート電極406をONすることによってドレイン407に読み出され、図には省略されているが配線を通じて出力される。本実施形態では図1(a)の画素と図1(b)の画素でP\*領域405、405'の深さ(図中Pa、Pb)とN領域404、404'の深さ(図中Na、Nb)がそれぞれ異なる。

【0027】このため、相対的に表面から深いところでホール電子ペアを発生する波長の長い光では、N領域404'が浅いため、発生した電子はN領域404'に到達する確率が減少する。言い換えると、図4(b)ではR光の感度が減少する。よって、本実施形態では図4(b)の構造の画素に入射する不要R光に対する感度を下げることが可能である。

【0028】本実施形態においても、第一の実施形態と同様に画素の色毎にすべてN領域の深さを変えても良いし、2種類に分けて単純化することも可能である。

【0029】またP\*領域の深さの種類との組み合わせ

(4)

5

も可能である。また、従来の技術の説明の欄で説明した特公平08-288493号公報の従来の技術では、N領域が浅いためにR光の感度が下がるという問題があるが、本実施形態ではR光の感度を向上することができ

る。  
【0030】さらに、N領域404、404'の深さとP<sup>+</sup>領域405、405'の深さを同時に調整することで、N領域404、404'が完全空乏化する電圧を実質的に同等とすることで、N領域を深く形成した画素についても、空乏化領域の体積を減らすことができ、暗電流の発生を抑制できる。

【0031】(第五の実施形態)本実施形態では、第四の実施形態に加えてpウェル503、503'の深さを画素の色毎に変えている。これによって、R画素に対するR光の感度を向上させ、R画素以外の画素に対するR光の感度を減少させている。また、R光のみならず、R、G、Bのそれぞれに対してpウェル503、503'の深さを変えることで、色再現性の劣化やクロストーク、ゴーストを低減している。さらに、オートフォーカスに用いられる赤外光の検出画素に対してP<sup>+</sup>領域、N領域、pウェルのうちのいくつかを深く形成して本発明を実施することも有効である。

【0032】本実施形態ではpウェル、N領域、P<sup>+</sup>領域の深さをすべて変えているが、P<sup>+</sup>領域とpウェルの深さのみを変化させ、N領域は同一の工程で同様の深さに作製してもよい。

【0033】以上、本発明の5つの実施形態について説明したが、本発明による第二から第五の実施形態を実現するためには、第一の実施形態で説明したのと同様に領域を形成する際のプロセス条件を異ならせることで実現が可能である。

【0034】さらに、本発明の第一から第五の実施形態では電子蓄積タイプの構造で説明を行ったが、本発明をホール蓄積タイプの固体撮像素子に応用した場合には、それぞれの伝導型を逆転させてもよい。

【0035】また、本発明の第一から第五の実施形態では、RGBのカラーフィルターを用いた例について述べたが、ダイクロミックミラー、回折格子などにより色分解して画素に光を入射する系としてもよいし、Y、M、C<sub>y</sub>の補色系のカラーフィルター等を用いてもよい。

6

【0036】加えて、本発明の第一から第五の実施形態は、いわゆる完全転送型CMOSセンサの例であるが、CCDや他のタイプのCMOSセンサなどの場合でも、フォトダイオード部に本発明による構成を用いて固体撮像素子を形成してもよい。

【0037】

【発明の効果】以上説明した本発明によれば、異なる色間のクロストークを低減し、色再現性が良く、高精細、安価でゴーストなどの少ない撮像素子を実現することが可能となる。

【図面の簡単な説明】

【図1】本発明の第一の実施形態の固体撮像素子の断面図

【図2】本発明の第二の実施形態の固体撮像素子の断面図

【図3】本発明の第三の実施形態の固体撮像素子の断面図

【図4】本発明の第四の実施形態の固体撮像素子の断面図

【図5】本発明の第五の実施形態の固体撮像素子の断面図

【図6】従来の固体撮像素子の断面図

【符号の説明】

101、201、301、401、501、601 半導体基板

102、402、502 分離領域

103、403、503 pウェル

104、404、404'、504、504' n領域

105、105'、405、405'、505、505' P<sup>+</sup>領域

106、406、506 ゲート電極

107、407、507 ドレイン領域

108、408、508 遮光層

202、302、602 画素領域 (R)

203、303、603 画素領域 (B)

204、304、604 駆動回路

205、305、605 カラーフィルタ (R)

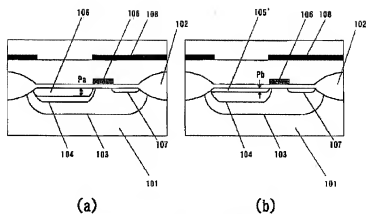
206、306、606 カラーフィルタ (B)

207、607 光線

208、307、608 不要光線

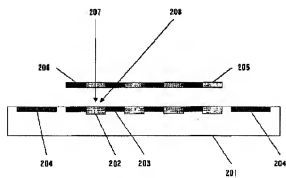
(5)

【図1】



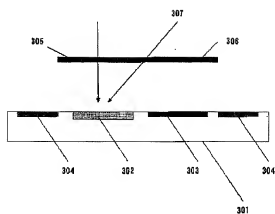
101 半導体基板 105、105' p<sup>+</sup>領域  
102 分離領域 106 ゲート電極  
103 pウェル 107 ドレイン領域  
104 n領域 108 遮光層

【図2】



201 半導体基板  
202 分離領域 (B)  
203 画素領域 (B)  
204 駆動回路  
205 カラーフィルタ (R)  
206 カラーフィルタ (B)  
207 光線  
208 不要光線

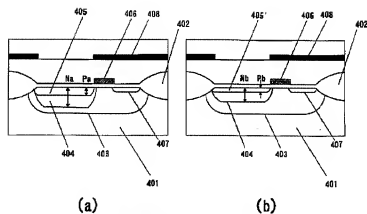
【図3】



301 半導体基板  
302 分離領域 (R)  
303 駆動回路  
304 駆動回路  
305 カラーフィルタ (R)  
306 カラーフィルタ (B)  
307 不要光線

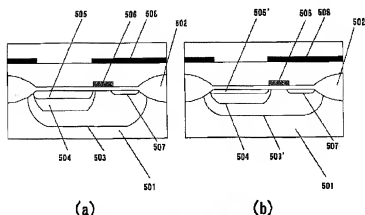
(6)

【図4】



401 半導体基板  
402 分電領域  
403 pウェル  
404, 404' n領域  
405, 405' p+領域  
406 ゲート電極  
407 ドレイン領域  
408 発光層

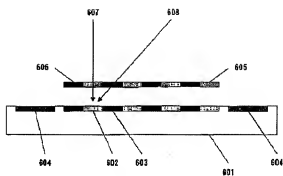
【図5】



501 半導体基板  
502 分電領域  
503 pウェル  
504, 504' n領域  
505, 505' p+領域  
506 ゲート電極  
507 ドレイン領域  
508 発光層

(7)

【図6】



- 601 半導体基板
- 602 液晶層 (n)
- 603 色フィルター (n)
- 604 駆動回路
- 605 カラーフィルタ (n)
- 606 カラーフィルタ (n)
- 607 光源
- 608 光導波路